



Università di Verona
Dipartimento Scientifico e Tecnologico

Sistemi per la Progettazione Automatica: esame 15/09/00

Cognome:.....Nome: Matricola:

*Note: le soluzioni devono essere opportunamente commentate,
è vietato utilizzare appunti o libri.*

- 1) Elencare le tecniche che possono essere usate per rendere collaudabile un guasto ridondante presente in un circuito combinatorio e quelle applicabili ad un circuito sequenziale.

- Qual è la relazione tra sintesi logica e guasti ridondanti in un circuito combinatorio?

2) Si consideri il circuito sequenziale che pilota l'apertura/chiusura automatica delle tende di una sala. Il meccanismo automatico è guidato da un sensore di luminosità che cerca di ottimizzare la luce presente in sala

- La luminosità desiderata viene impostata mediante un selettore a dieci posizioni che pilota il segnale LUM_VOLUTA che in ogni istante rappresenta una delle dieci posizioni.
- Un sensore di luminosità assegna in ogni istante al segnale LUM_EFFETTIVA il valore di luminosità presente in sala descrivendolo con una scala di 10 valori.
- Nel caso in cui la luminosità voluta sia inferiore alla luminosità effettiva vengono comandate le tende, con il segnale APRI, che permette di aprirle di una posizione.
- Nel caso in cui la luminosità voluta sia superiore alla luminosità effettiva vengono comandate le tende, con il segnale CHIUDI, che permette di chiuderle di una posizione.
- I segnali APERTA e CHIUSA valgono 1 se le tende sono completamente aperte o chiuse.
- Il confronto delle luminosità viene effettuato ogni 5 secondi quando il segnale TIMER vale 1. Questo segnale è generato da un circuito che contiene un contatore che funziona alla frequenza di 1Mhz. La frequenza di funzionamento del circuito di controllo non è invece nota a priori.
- Il meccanismo di controllo cerca di raggiungere la luminosità voluta, ma nel caso questo non sia possibile assegna ad 1 il segnale IMPOSSIBILE.
- Definire la *Entity* in VHDL del circuito completo considerando che sia sequenziale sincrono. Suddividere il circuito in un controllore e in un datapath, e descriverne le *Entity*.

-
- Descrivere l'*architecture* del circuito in stile strutturale come l'instaziamento dei due componenti controllore e datapath.

-
- 3) Descrivere in VHDL il datapath dell'esercizio precedente come più processi interagenti. Elencare le modifiche necessarie a rendere la descrizione parametrica rispetto alla frequenza di clock e al numero di posizioni della luminosità.

-
- 4) Descrivere le problematiche della sintesi ad alto livello (*high-level synthesis*) e presentare, con un esempio VHDL, il passaggio da una descrizione comportamentale ad una a livello RT.