

1 Architettura a 3 bus

NOTE:

1. Per lo schema della CPU fare riferimento alla Figura 3.13 di pag. 137 dell'Hamacher.
2. Il controllo *NOP* dell'ALU indica che il contenuto del bus A viene ricopiato sul bus C.
3. Il controllo *ClearB* mette a zero l'ingresso B dell'ALU.
4. Tutti i registri deve essere realizzati con flip-flop master/slave.

1.1 Prelievo dell'istruzione

1. PC_{outA} , *NOP*, MAR_{in} , *READ*
2. PC_{outA} , *SetCarryIn*, *ClearB*, *ADD*, PC_{in} , *WMFC*
3. MDR_{outB} , IR_{in} , *END*

1.2 INC %eax

4. eax_{outA} , *SetCarryIn*, *ClearB*, *ADD*, eax_{in} , *END*

1.3 INC variabile

4. *AddressOfVariabile* $_{outC}$, MAR_{in} , *READ*
5. *WMFC*
6. MDR_{outA} , *SetCarryIn*, *ClearB*, *ADD*, MDR_{in} , *WRITE*
7. *WMFC*
8. *END*

1.4 XCHG variabile, %eax

4. *AddressOfVariabile* $_{outC}$, MAR_{in} , *READ*
5. eax_{outA} , *NOP*, $Temp_{in}$, *WMFC*
6. MDR_{outA} , *NOP*, eax_{in}
7. $Temp_{outA}$, *NOP*, MDR_{in} , *WRITE*
8. *WMFC*
9. *END*